

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Masahiro KOIKE, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e):
Application No. _____ Date Filed _____

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

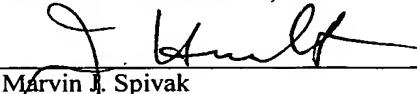
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-031466	February 7, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____; and
- ☐ (B) Application Serial No.(s) _____
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

James D. Hamilton

Registration No. 28,421

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 7 日
Date of Application:

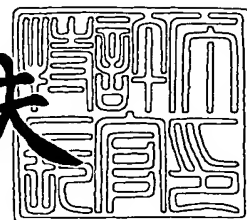
出 願 番 号 特 願 2 0 0 3 - 0 3 1 4 6 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 3 1 4 6 6]

出 願 人 株 式 会 社 東 芝
Applicant(s):

2 0 0 3 年 7 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 A000204964

【提出日】 平成15年 2月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/30

【発明の名称】 半導体装置およびその製造方法

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内

 【氏名】 小池 正浩

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 小山 正人

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内

 【氏名】 井野 恒洋

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内

 【氏名】 上牟田 雄一

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 高島 章

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝研究開発センター内

【氏名】 鈴木 正道

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

【氏名】 西山 彰

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100108855

【弁理士】

【氏名又は名称】 蔵田 昌俊

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 基板と、

前記基板上に形成され、金属、Si、NおよびOを含有する絶縁膜と、

前記絶縁膜上に形成された電極とを具備し、

前記絶縁膜中に含有される金属-N結合は、金属-金属結合と金属-Si結合との和より多いことを特徴とする半導体装置。

【請求項 2】 前記絶縁膜中の金属-N結合は、1原子%以上の割合で存在することを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記絶縁膜中の金属の含有量は、金属とSiとの総量に対して47%以上であることを特徴とする請求項 1 または 2 に記載の半導体装置。

【請求項 4】 前記絶縁膜に含有される金属は、Zr、Hfおよびランタノイド系元素からなる群から選択される少なくとも1種を含む請求項 1 ないし 3 のいずれか1項に記載の半導体装置。

【請求項 5】 前記金属はHfであり、前記絶縁膜中には、Si-O、Si-N、Hf-O、Hf-N結合が存在することを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】 前記基板は、離間して形成された不純物拡散領域を有し、前記絶縁膜は前記不純物拡散領域の間に形成されたゲート絶縁膜であり、前記電極はゲート電極であることを特徴とする請求項 1 ないし 5 のいずれか1項に記載の半導体装置。

【請求項 7】 基板上に、金属、Si、NおよびOを含有し、金属-N結合が金属-金属結合と金属-Si結合との和より多量に含有される絶縁膜を、オフアクシススパッター法により形成する工程と、

前記絶縁膜上に電極を形成する工程と
を具備することを特徴とする半導体装置の製造方法。

【請求項 8】 基板上に、金属およびSiを含有する非化学量論組成の窒化膜を、オフアクシススパッター法により形成する工程と、

前記窒化膜を酸化して、金属－N結合が金属－金属結合と金属－Si結合との和より多量に含有される絶縁膜を形成する工程と、

前記絶縁膜上に電極を形成する工程と
を具備することを特徴とする半導体装置の製造方法。

【請求項 9】 基板上に、金属およびSiを含有する非化学量論組成の酸化膜を、オフアクシススパッター法により形成する工程と、

前記酸化膜を窒化して、金属－N結合が金属－金属結合と金属－Si結合との和より多量に含有される絶縁膜を形成する工程と、

前記絶縁膜上に電極を形成する工程と
を具備することを特徴とする半導体装置の製造方法。

【請求項 10】 前記電極を形成後、前記電極をマスクとして前記基板に不純物を注入し、不純物拡散領域を形成する工程をさらに具備することを特徴とする請求項 7 ないし 9 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に係り、特に高誘電率の絶縁膜を含む半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

近年、酸化膜（SiO₂膜）に代わる次世代ゲート絶縁膜として、高誘電体膜であるHfシリケート膜（HfSiO膜）などの金属シリケート膜に期待が集まっている。Hfシリケート膜は、酸化膜よりも誘電率が高いのでリーク電流（leakage current）を抑えられる物理膜厚（physical thickness）を保ちながら、実効膜厚（effective thickness）を低減することができるからである。

【0003】

実効的に薄膜のゲート絶縁膜を形成するには、誘電率はできるだけ高いことが望ましく、膜中のHf濃度を高めることによってこれを達成することができる。

しかしながら、Hf濃度を高くしすぎた場合には、膜の相分離や結晶化を生じて、リーク電流の増加を招いてしまうことが報告されている。

【0004】

結晶化を防ぐ方法として、NをHfSiO膜に添加してHfSiON膜を形成することが提案されている（例えば、非特許文献1参照）。この文献によれば、HfSiO膜およびHfSiON膜に対してN₂雰囲気中で60秒間の熱処理を施した場合、HfSiO膜は1000℃で結晶化するが、HfSiON膜は1100℃でも結晶化が生じないことが確認されている。

【0005】

しかしながら、我々が検討した結果では、単純にHfとNの両方の濃度を高くすると、誘電率は高くなり結晶化は抑制されるものの、リーク電流が増大してしまうことがわかった。

【0006】

それゆえ、従来報告されているHfSiON膜におけるHf濃度は、 $Hf / (Hf + Si)$ 比が44%程度にとどまっている。このようにして、結晶化を抑えつつ、かつ誘電率も高く、しかもリーク電流が抑制されるHfSiON膜は従来までに形成することができなかった。

【0007】

なお、オンアクシススパッター法により成膜されたHfSiON膜においては、Hf-N結合は検出限界（1%）以下であり、高濃度のHfを含むHfSiON膜は形成できないことが確認されている。

【0008】

【非特許文献1】

Appl. Phys. Lett., 80, 3183 (2002) (M. R. Visokayら)

【0009】

【発明が解決しようとする課題】

上述したように、従来のHfSiON膜においては、結晶化が抑えられるとともに誘電率も十分に高く、さらにリーク電流も低い膜を形成することが困難であ

った。

【0010】

そこで本発明は、膜の結晶化を抑制可能であると同時に、十分に高い誘電率を有し、しかも酸化膜よりもリーク電流が低減された、窒素含有金属シリケート膜からなる絶縁膜を有する半導体装置、およびその製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】

本発明の一態様にかかる半導体装置は、基板と、
前記基板上に形成され、金属、Si、NおよびOを含有する絶縁膜と、
前記絶縁膜上に形成された電極とを具備し、
前記絶縁膜中に含有される金属-N結合は、金属-金属結合と金属-Si結合との和より多いことを特徴とする。

【0012】

本発明の一態様にかかる半導体装置の製造方法は、基板上に、金属、Si、NおよびOを含有し、金属-N結合が金属-金属結合と金属-Si結合との和より多量に含有される絶縁膜を、オフアクシススパッター法により形成する工程と、
前記絶縁膜上に電極を形成する工程とを具備することを特徴とする。

【0013】

本発明の他の態様にかかる半導体装置の製造方法は、基板上に、金属およびSiを含有する非化学量論組成の窒化膜を、オフアクシススパッター法により形成する工程と、

前記窒化膜を酸化して、金属-N結合が金属-金属結合と金属-Si結合との和より多量に含有される絶縁膜を形成する工程と、

前記絶縁膜上に電極を形成する工程とを具備することを特徴とする。

【0014】

本発明の他の態様にかかる半導体装置の製造方法は、基板上に、金属およびSiを含有する非化学量論組成の酸化膜を、オフアクシススパッター法により形成

する工程と、

前記酸化膜を窒化して、金属-N結合が金属-金属結合と金属-Si結合との和より多量に含有される絶縁膜を形成する工程と、

前記絶縁膜上に電極を形成する工程とを具備することを特徴とする。

【0015】

【発明の実施の形態】

以下、図面を参照しつつ本発明の実施形態を説明する。

【0016】

本発明者らは鋭意検討した結果、従来のHfSiON膜においてHfおよびNの双方の濃度を単純に高くした場合にリーク電流が増大するのは、次のような理由によることを見出した。

【0017】

従来のHfSiON膜は、Si-N結合、Si-O結合、およびHf-O結合から構成される絶縁体であり、その組成は $(\text{HfO}_2)_x(\text{SiO}_2)_y(\text{Si}_3\text{N}_4)_{1-x-y}$ ($0 < x < 1$, $0 < y < 1$) と表わされる。したがって、NはSiとだけ結合しているので、Hf濃度が高い場合には必然的にN濃度が低くなり、逆に、N濃度が高い場合にはSi濃度が高くなり、したがってHf濃度が低くなる。HfSiON膜中のHfおよびNの両方の濃度を高めようとする、Si-N結合、Si-O結合、およびHf-O結合に加えてHf-Hf結合やHf-Si結合が含まれることになる。しかしながら、Hf-Hf結合およびHf-Si結合は金属的な結合なので、従来のHfSiON膜においてHfおよびNの双方の濃度を単純に高くした場合には、リーク電流の増加が生じていた。

【0018】

Si-N結合、Si-O結合やHf-O結合に加えて、Hf-N結合がHfSiON膜中に存在する場合には、その組成は、 $(\text{HfO}_2)_x(\text{HfN})_y(\text{SiO}_2)_z(\text{Si}_3\text{N}_4)_{1-(x+y+z)}$ ($0 < x, y, z < 1$, $x + y + z < 1$) となる。こうした組成のHfSiON膜においては、HfおよびNの濃度は限りなく高くすることができる。しかも、Hf-N結合は、上述したようなHf-Hf結合やHf-Si結合とは異なって、これを含んでもリーク電流が増大しないことがわかった。

。ただし、Hf-N結合の効果をを得るためには、このHf-N結合は、Hf-Hf結合とHf-Si結合との総和よりも多量に存在しなければならない。Hf-Hf結合やHf-Si結合といった金属結合は、実質的に存在しないことが望まれる。

【0019】

その結果、リーク電流の増加を引き起こすことなくHfおよびNの濃度を高めることができ、誘電率の高い膜を形成することが可能となった。

【0020】

こうしたHfSiON膜は、オフアクシススパッター法により形成することができる。通常のオンアクシススパッター法では、スパッターターゲットは基板の臨める角度に設置されるが、オフアクシススパッター法の場合にはターゲットは基板の臨めない角度、すなわち基板に対して垂直の位置関係に設置される。これによって、オフアクシススパッターでは、ターゲットからの高速に加速されたイオンや中性原子の膜への進入を避けることができる。

【0021】

具体的には、オンアクシススパッター法では、成膜時に高速に加速された粒子またはイオンはほぼ垂直に膜の中に入射して、結合が十分に進行する前に次の堆積が進んでしまう。これに対し、オフアクシススパッターの場合には、粒子またはイオンは膜の中に入射されることはない。その結果、窒素イオンは基板表面を拡散して、SiのみならずHfとも結合することによりHf-N結合が形成される。

【0022】

このような成膜機構の違いが、組成や結合状態に影響を与えることによって、オフアクシススパッターではHf-N結合を含むHfSiON膜が形成されることが考えられる。

【0023】

オフアクシススパッター法によりHfSiON膜を形成するにあたっては、例えば、HfSiON膜を基板上に直接成膜することができる。例えば、 $\text{HfSi}_x\text{O}_y\text{N}_z$ ターゲット（Hf-N結合がすべての結合の総数に対して1%以上にな

る組成)を用いてAr雰囲気中で、またはHfSi_xターゲット($x > 1$)を用いてAr, O₂雰囲気中でスパッタリングを行なえばよい。あるいは、Hf, HfO_x, およびHfN_x($x < 2$)から選択される少なくとも1種からなるターゲットと、Si, SiO_x($x < 2$), およびSiN_x($x < 4/3$)から選択される少なくとも1種からなるターゲットとを組み合わせ用い、所定の雰囲気中でスパッタリングを行なうことにより、上述したようなHfSiON膜が成膜される。スパッタリングの条件は、オフアクシススパッターであれば、特に限定されない。

【0024】

非化学量論組成の窒化膜(HfSiN膜)をオフアクシススパッター法により形成し、これを酸化することによって、上述したようなHfSiON膜を成膜することもできる。非化学量論組成のHfSiN膜の酸化は、常圧のO₂雰囲気でのRTA(Rapid Thermal Anneal)、プラズマ酸化、あるいはラジカル酸化により行なうことができる。あるいは、非化学量論組成の酸化膜(HfSiO膜)をオフアクシススパッター法により形成し、これを窒化してもよい。窒化は、例えば、RTN(Rapid Thermal Nitridation)、プラズマ窒化、またはラジカル窒化により行なうことができる。

【0025】

非化学量論組成のHfSiN膜を成膜する場合には、例えば、HfSi_xまたはHfSiNからなるターゲットを用いることができる。HfまたはHfNからなるターゲットと、SiまたはSiNからなるターゲットとを組み合わせ用いて、所定の雰囲気中でスパッタリングしてもよい。

【0026】

非化学量論組成のHfSiO膜を成膜する場合には、例えば、HfSi_x($x < 1$)またはHfSi_xO_y($x < 1$, $y < 2$)からなるターゲットを用いることができる。あるいは、HfまたはHfO_xからなるターゲットと、SiまたはSiO_xからなるターゲットとを組み合わせ用いてスパッタリングしてもよい。

【0027】

いずれの場合も、酸化の進行を容易にし、また酸化温度を低下させ、Si基板

の酸化を抑制するために、スパッタリングにより成膜される膜は非化学量論組成であることが必要とされる。また、HfSiON膜が形成された後には、真空、O₂、N₂、H₂、H₂/N₂雰囲気中で450～1100℃程度の熱処理を施すことによって、膜中の欠陥を修復し、膜密度を高めて、その結果、リーク電流を抑え、誘電率を高くすることができる。

【0028】

以下に、p型Si(100)基板上にオフアクシススパッター法によりHfSiN膜を成膜し、これを酸化することによりHfSiON膜を形成した例を説明する。

【0029】

p型Si(100)基板は、通常のSC₂(HCl/H₂O₂/H₂O)洗浄、続いてHf処理を施した。次いで、純水により流水洗浄し、乾燥させた後、オフアクシススパッター装置に導入した。

【0030】

オフアクシススパッター装置内には、HfターゲットおよびSiターゲットの二つを基板に対して垂直な角度で設置しておいた。このオフアクシススパッター装置内にp型Si(100)基板を導入し、Ar、N₂雰囲気ではHfおよびSiをスパッタリングして非化学量論比のHfSiN膜を成膜した。

【0031】

成膜されたHfSiN膜は、大気中に一旦取り出した後、RTA装置に導入し、常圧のO₂雰囲気で行なうことにより酸化してHfSiON膜を形成した。

【0032】

得られたHfSiON膜のX線電子分光法(XPS)測定によるHf4fスペクトルを、図1のグラフに示す。比較のために、HfSiO膜のHf4fスペクトルを破線で示した。図1のグラフにおいて、19.7eV付近および18.0eV付近のピークはHf-O結合の存在を示す。そのエネルギーから低エネルギー側にシフトした位置にピークがあることから、Hf-N結合の存在が確認される。なお、13eV付近および15eV付近にピークが現われていないことから

、金属結合が実質的に存在しないことが明確に示されている。

【0033】

XPSの検出下限が1%であることから、Hf-N結合の原子百分率による濃度は1%以上であることがわかる。HfSiON膜の結晶化を抑制してリーク電流の増大を避けるために、Hf-N結合の濃度は少なくとも1原子%以上であることが必要である。

【0034】

さらに、HfSiON膜中におけるHf/(Hf+Si)比は、47%程度であることが、RBS (Rutherford Backscattering Spectroscopy) 測定により確認された。Hf-N結合が形成されるので、Hfを従来よりも多量に含有させることが可能となった。上述したようにHf-N結合は、1原子%以上の濃度で含有されることが必要であり、このときのHf/(Hf+Si)比は約47%となる。Hf/(Hf+Si)比が47%以上であることに起因して、このHfSiON膜は15以上の誘電率を有することがキャパシタンスの測定により確認された。

【0035】

同様のHfSiON膜のXPS測定によるSi2pスペクトルを、図2のグラフに示す。図2のグラフにおいて、103eV付近のピークはSi-O結合の存在を表わしており、それよりも低エネルギー側にある102eV付近のピークはSi-N結合の存在を表わす。なお、98~100eV付近にピークが現われていないことから、金属結合が実質的に存在しないことが明確に示されている。

【0036】

図1および図2の結果から、ここで形成されたHfSiON膜中には、Hf-O、Si-O、Si-N、Hf-N結合が存在することがわかる。また、N含有量は、原子分率で28.5%以上であることがRBS測定により確認された。

【0037】

なお、Hf-N結合の存在は、従来のHfSiON膜中には確認されておらず、そうしたHfSiON膜はオンアクシススパッター法により形成されたものであった。これを確認するために、SiターゲットおよびHfターゲットを基板が

臨める角度に配置した以外は前述と同様の手法により、オンアクシススパッター法により HfSiON 膜を形成した。

【0038】

得られた HfSiON 膜について XPS 測定を行なったところ、Hf-N 結合は全く検出されず、Hf-Hf 結合および Hf-Si 結合といった金属的な結合が多く含まれることが確認された。このとき、HfSiON 膜中の Hf / (Hf + Si) 比は 39% 程度であり、N 含有量は原子分率で 25% 程度であった。Hf / (Hf + Si) 比が 39% 程度であることに起因して、この HfSiON 膜の誘電率は 13 程度にとどまっていた。

【0039】

このように、Hf-N 結合が存在しない HfSiON 膜では、金属結合が多量に含有されることからリーク電流が大きく、N 含有量を十分に高めることができないために結晶化が生じる。しかも、Hf 含有量を十分に高めることができないことに起因して、誘電率に制限があった。

【0040】

本発明の実施形態における HfSiON 膜は、実質的に金属結合を含まず Hf-N 結合を含有すること起因して、Hf および N のいずれも従来の HfSiON 膜と比較して格段に多く存在している。このため、誘電率を高めるとともに結晶化を抑制し、しかもリーク電流を低減することが可能となった。

【0041】

次に、上述したようにオフアクシススパッター法により形成された HfSiON 膜を用いて、Au 電極 / HfSiON 膜 / p-Si (100) 基板構造を作製し、その電気特性を調べた。リーク電流と電圧との関係を、図 3 のグラフに示す。図 3 のグラフ中、曲線 a は、N 含有量が 52% であり、Hf / (Hf + Si) 比が 47% の HfSiON 膜についての結果である。比較のために、SiO₂ 膜のリーク電流と電圧との関係を、曲線 b として図 3 のグラフに示してある。

【0042】

HfSiON 膜および SiO₂ 膜のいずれも、2 nm の実効膜厚で形成した。なお、実効膜厚とは、SiO₂ 膜の誘電率 3.9 で見積もったときの HfSiO

N膜の電気的な膜厚である。図3のグラフに示される結果から、HfSiON膜はSiO₂膜に較べて、全電圧で一桁から二桁も電流が低く抑えられていることがわかる。また、5MV/cmの電界を膜に印加した場合、HfSiON膜のリーク電流はSiO₂膜よりも二桁低くなる。

【0043】

すでに説明したように、Hf-N結合を含有しない従来のHfSiON膜では、Hf濃度を十分に高められず、リーク電流を十分に低減することができなかった。本発明の実施形態におけるHfSiON膜は、金属結合よりも多くのHf-N結合が含有されることからHf濃度を高めることができ、高い誘電率を維持しつつリーク電流を低減することが始めて可能となった。

【0044】

同様にオフアクシススパッター法により形成されたHfSiON膜の状態を、In-plane XRD (In-plane X-Ray Diffraction) 法により調べ、その結果を図4のグラフに示す。図4のXRDパターンには、結晶化を意味するいかなるピークも現れていないことから、このHfSiON膜は結晶化が抑制されていることが確認された。このHfSiON膜は、1000℃以上の高温での熱処理を施した後でも結晶化せず、アモルファス状態を保っていた。

【0045】

図5には、本発明の一実施形態にかかる半導体装置としてのMOSトランジスタの断面図を示す。

【0046】

図示するMOSトランジスタにおいては、シリコン熱酸化膜からなる素子分離絶縁膜60が形成されたp型シリコン基板50の素子領域には、不純物としてのリンがイオン注入されたソース・ドレイン拡散領域70、80が離間して形成されている。

【0047】

ソース・ドレイン拡散領域に挟まれたp型シリコン基板50の表面には、HfSiONからなるゲート絶縁膜90が、上述したような手法により形成され、さ

らに、多結晶シリコン膜からなるゲート電極180がCVD法によって設けられる。ゲート電極180の上には、CVD法により形成されたシリコン酸化膜110が設けられ、ゲート電極180の側壁にはシリコン窒化膜120が配置される。ゲート電極180は、TiN、Au、Al、Pt、あるいはAgなどの金属により形成してもよい。

【0048】

素子分離絶縁膜60およびシリコン酸化膜110上には、シリコン酸化膜からなる層間絶縁膜130が配置され、ソース・ドレイン拡散領域上には、シリサイド膜150を介して配線としてのアルミ電極140が接続される。こうした構造は、素子分離絶縁膜60およびシリコン酸化膜110を有する基板50の全面にCVD法によりシリコン酸化膜を堆積して層間絶縁膜130を形成した後、コンタクト孔を開口し、アルミニウム膜をスパッタリング法により堆積しパターニングすることにより形成される。

【0049】

図5に示されるMOSトランジスタは、金属結合よりも多量にHf-N結合を含むHfSiON膜からなるゲート絶縁膜90を有するので、1000℃以上の高温プロセスを通して、ゲート絶縁膜のリーク電流が低く抑えられた良好な動作を示した。

【0050】

金属結合よりも多量にHf-N結合を含むHfSiON膜は、不揮発性メモリ素子のゲート電極間絶縁膜またはCMOSのゲート絶縁膜として用いることもでき、同様の効果を得ることができる。さらに、容量素子のキャパシター絶縁膜として用いた場合にも、リーク電流を低く抑えながら、実効膜厚を薄膜化することができる。

【0051】

以上、HfSiON膜を例に挙げて窒素含有金属シリケート膜について説明したが、これに限定されるものではない。同様の議論は、ZrSiON膜に対しても適用することができ、同様の効果を得ることができる。さらに、Hfを、La, Ce, Pr, Nd, Pm, Sm, Eu, Gd, Tb, Dy, Ho, Er, Tm

、YbおよびLuといったランタノイド系元素に置き換えた場合もまた、同様の効果を有する窒素含有金属シリケート膜が得られる。

【0052】

【発明の効果】

以上詳述したように本発明によれば、膜の結晶化を抑制可能であると同時に、十分に高い誘電率を有し、しかも酸化膜よりもリーク電流が低減された、窒素含有金属シリケート膜からなる絶縁膜を有する半導体装置、およびその製造方法が提供される。

【0053】

本発明により、MOSトランジスタ等の半導体装置の信頼性を向上させることができ、その工業的価値は絶大である。

【図面の簡単な説明】

【図1】 本発明の一実施形態にかかるHfSiON膜のHf4fのXPS測定結果を表わすグラフ図。

【図2】 本発明の一実施形態にかかるHfSiON膜のSi2pのXPS測定結果を表わすグラフ図。

【図3】 電圧とリーク電流との関係を表わすグラフ図。

【図4】 本発明の一実施形態にかかるHfSiON膜のIn-Plane XRDパターンを表わすグラフ図。

【図5】 本発明の一実施形態にかかる半導体装置の断面図。

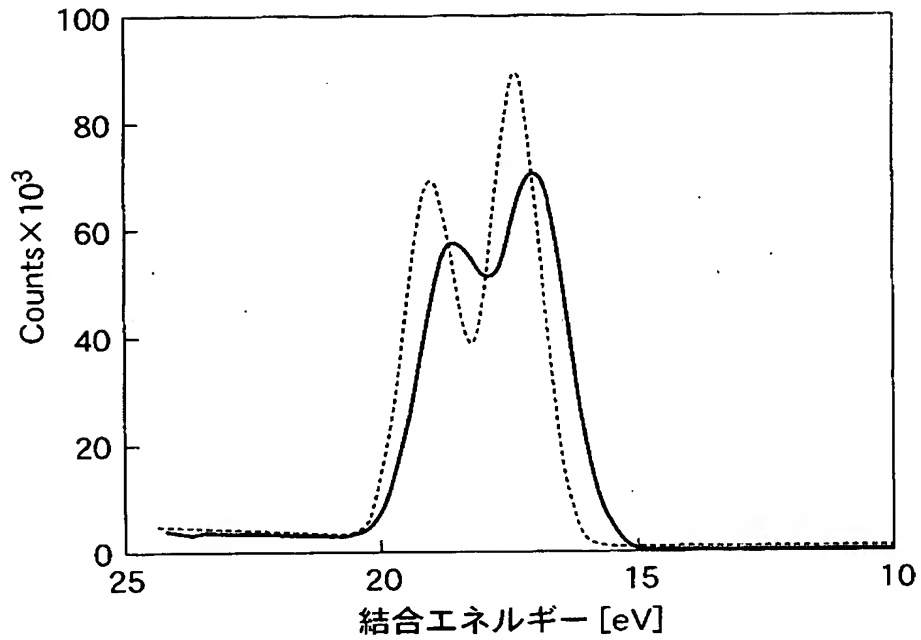
【符号の説明】

50…p型シリコン基板、60…素子分離絶縁膜、70…ソース・ドレイン拡散層領域、80…ソース・ドレイン拡散領域、90…ゲート絶縁膜、110…シリコン酸化膜、120…シリコン窒化膜、130…層間絶縁膜、140…アルミ配線、150…シリサイド膜、180…ゲート電極

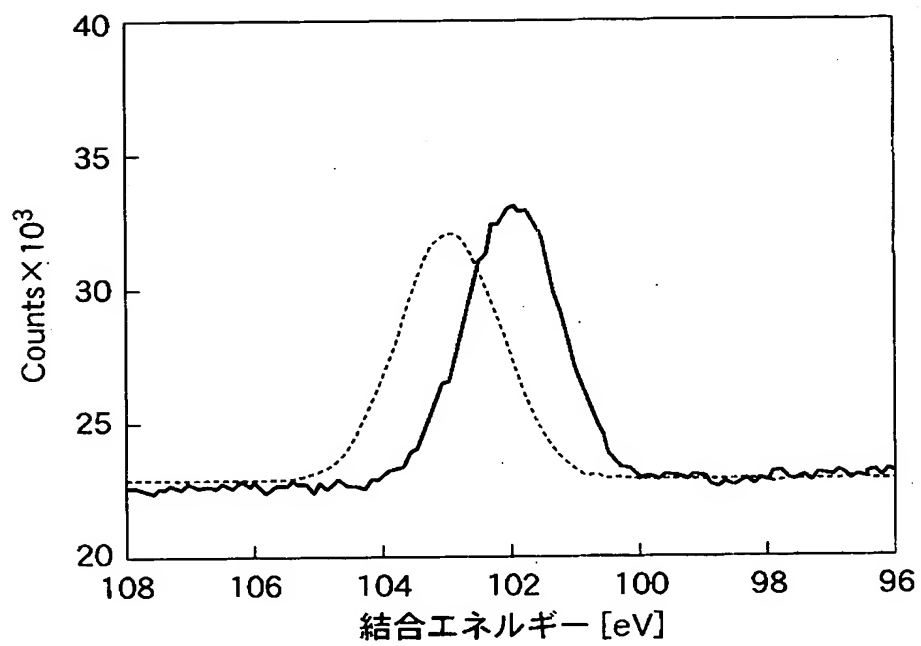
【書類名】

図面

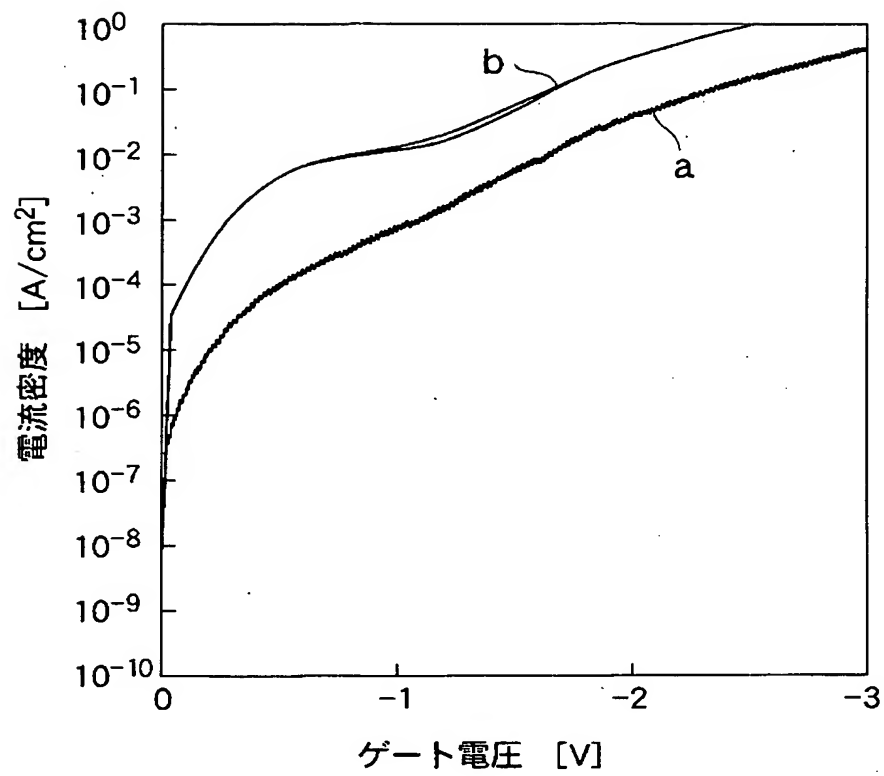
【図 1】



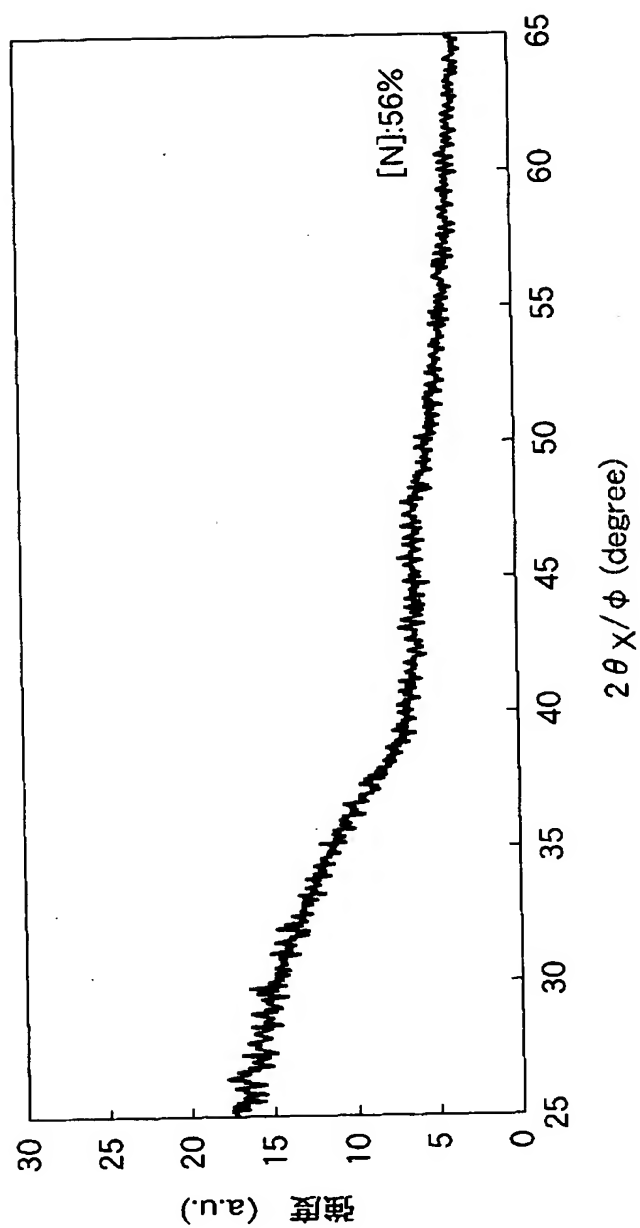
【図 2】



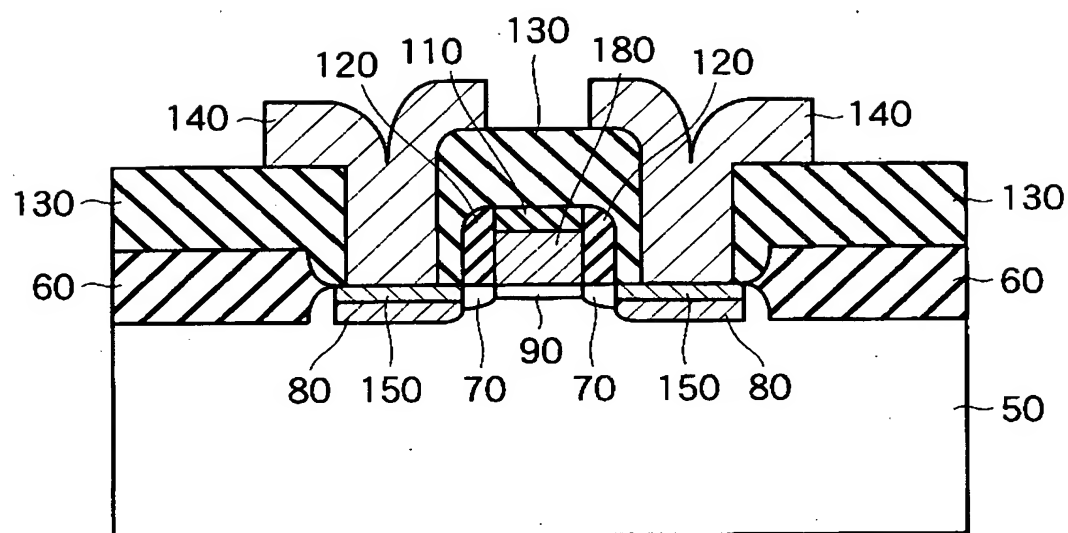
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 膜の結晶化を抑制可能であると同時に、十分に高い誘電率を有し、しかも酸化膜よりもリーク電流が低減された、窒素含有金属シリケート膜からなる絶縁膜を有する半導体装置を提供する。

【解決手段】 基板（50）と、前記基板上に形成され、金属、Si、NおよびOを含有する絶縁膜（90）と、前記絶縁膜上に形成された電極（180）とを具備する半導体装置である。前記絶縁膜中に含有される金属-N結合は、金属-金属結合と金属-Si結合との和より多いことを特徴とする。

【選択図】 図5

特願2003-031466

出願人履歴情報

識別番号

[000003078]

1. 変更年月日

2001年 7月 2日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目1番1号

氏 名

株式会社東芝